

PCT/JP03/15596

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

05.12.03

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

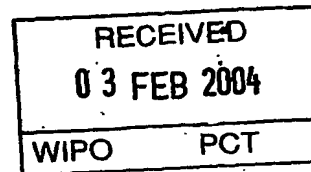
This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application: 2002年12月16日

出 願 番 号  
Application Number: 特願2002-363261

[ST. 10/C]: [JP2002-363261]

出 願 人  
Applicant(s): ソニー株式会社

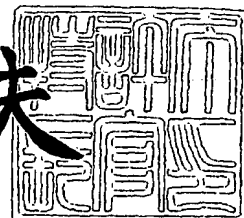


**PRIORITY  
DOCUMENT**  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

2004年 1月16日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



出証番号 出証特2003-3112120

【書類名】 特許願

【整理番号】 0290717001

【提出日】 平成14年12月16日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 27/148

【発明者】

    【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
                                内

    【氏名】 和田 和司

【特許出願人】

    【識別番号】 000002185

    【氏名又は名称】 ソニー株式会社

【代理人】

    【識別番号】 100086298

    【弁理士】

    【氏名又は名称】 船橋 國則

    【電話番号】 046-228-9850

【手数料の表示】

    【予納台帳番号】 007364

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

    【包括委任状番号】 9904452

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像素子

【特許請求の範囲】

【請求項 1】 複数の受光画素部と、各受光画素部に蓄積された信号電荷を転送する転送レジスタとからなる撮像領域が、半導体基板の表層部側に形成された固体撮像素子において、

前記半導体基板内において前記転送レジスタの転送方向に沿って隣接する受光画素部同士間に対応する位置に、前記撮像領域の略全域にわたって当該転送方向と直交する方向に連続して形成された不純物領域部

を備えることを特徴とする固体撮像素子。

【請求項 2】 前記不純物領域部は、前記半導体基板の表層部側からみて前記転送レジスタよりも深い位置に形成されている

ことを特徴とする請求項 1 記載の固体撮像素子。

【請求項 3】 前記不純物領域部は、前記半導体基板の深さ方向に複数段形成されている

ことを特徴とする請求項 1 記載の固体撮像素子。

【請求項 4】 前記不純物領域部とは別に、前記転送レジスタの転送方向に沿って隣接する受光画素部同士の間で、かつ、前記半導体基板の表面近傍に、不純物領域からなるチャネルストップ領域部が形成されている

ことを特徴とする請求項 1 記載の固体撮像素子。

【請求項 5】 前記受光画素部および前記転送レジスタよりも前記半導体基板内の深層部側に形成されたオーバーフローバリアを備えるとともに、

前記オーバーフローバリアは、前記半導体基板の深さ方向における界面が凹凸状に形成され、当該凹凸状の凸部分が前記受光画素部同士間に対応する位置に配されたものである

ことを特徴とする請求項 1 記載の固体撮像素子。

【請求項 6】 前記不純物領域部に加えて、前記転送レジスタの転送方向に沿って隣接する受光画素部同士の間で、かつ、前記半導体基板の表層部側からみて前記不純物領域部よりも浅い位置に、不純物領域からなる第 1 のバリア領域部

が形成されている

ことを特徴とする請求項 1 記載の固体撮像素子。

【請求項 7】 前記不純物領域部に加えて、前記転送レジスタに沿うように形成された不純物領域からなる第 2 のバリア領域部を備えている

ことを特徴とする請求項 1 記載の固体撮像素子。

【請求項 8】 前記受光画素部および前記転送レジスタよりも前記半導体基板内の深層部側に形成されたオーバーフローバリアを備えるとともに、

前記オーバーフローバリアは、前記半導体基板の深さ方向における前記受光画素部または前記転送レジスタ側の界面が凹凸状に形成され、当該凹凸状の凸部分が前記受光画素部同士間に対応する位置に配されたものである

ことを特徴とする請求項 7 記載の固体撮像素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えば CCD (Charge Coupled Device) イメージセンサ等に用いて好適な固体撮像素子に関する。

【0002】

【従来の技術】

近年、固体撮像素子の単位セルの小型化に伴い、単位面積あたりの感度を向上させる技術の開発が急務となっている。その一つ的手段として、例えば n 型半導体基板を用いた CCD 型固体撮像素子において、通常基板表面から 3  $\mu$ m 程度の深さに形成される、いわゆるオーバーフローバリアを、より深い位置（例えば 5 ～ 10  $\mu$ m）に形成することで、空乏層幅を伸ばし、これにより感度を向上させることが考えられる。ただし、オーバーフローバリアを深く形成すると、そのオーバーフローバリア領域に溜まったホール（正孔）が排出されず、飽和電荷量の現象が生じたり、いわゆるシェーディングが起きたりする等の問題が発生してしまう。このことから、従来は、例えば図 8（a）に示すように、CCD 型固体撮像素子において、垂直転送レジスタ 21 と平行な方向に隣接する画素 22a, 22b 間に P 型不純物領域 23 を形成することで、ポテンシャル障壁を緩和してオ

オーバーフローバリア領域に溜まったホールを基板表面に排出し易くする技術が提案されている（例えば、特許文献1参照）。

【0003】

【特許文献1】

特開平11-289076号公報

【0004】

【発明が解決しようとする課題】

ところで、上述した従来の技術では、画素22a、22b間にP型不純物領域23を形成しているため、オーバーフローバリア領域のホールを基板表面に排出できるだけでなく、そのP型不純物領域23によって画素22a、22b間のバリアを大きくして、これら垂直方向に隣接する画素22a、22b間における信号の混合が生じ難くすることもできる。しかしながら、従来におけるP型不純物領域23は、例えば図8（b）に示すように、画素22a、22b間の一部分にしか形成されていないため、十分なポテンシャルバリアを形成できず、必ずしも信号の混合を防止できるものではない。

【0005】

P型不純物領域23を形成するためには、例えばボロン（B）をn型半導体基板にイオン注入する必要がある。ところが、従来におけるP型不純物領域23は、ホールの排出を主目的としているため、ポテンシャル障壁を緩和できれば十分であり、このことから例えば数十KeV程度のエネルギーのイオン注入によって、垂直転送レジスタ21と同程度の深さに形成されている。そのために、垂直転送レジスタ21のポテンシャルに影響を及ぼさないようにするため、すなわち垂直転送レジスタ21における転送動作を阻害しないようにするためには、その垂直転送レジスタ21との間にある一定の距離を保つ（隙間を空ける）必要がある。したがって、従来は、画素22a、22b間に十分なポテンシャルバリアを形成できず、信号の混合を防止できないおそれが生じてしまうのである。

【0006】

そこで、本発明は、単位面積あたりの感度向上のためにオーバーフローバリアが深い位置に形成された場合であっても、隣接画素間の信号の混合を防止するこ

とが可能な固体撮像素子を提供することを目的とする。

#### 【0007】

##### 【課題を解決するための手段】

本発明は、上記目的を達成するために案出された固体撮像素子である。すなわち、複数の受光画素部と、各受光画素部に蓄積された信号電荷を転送する転送レジスタとからなる撮像領域が、半導体基板の表層部側に形成された固体撮像素子において、前記半導体基板内において前記転送レジスタの転送方向に沿って隣接する受光画素部同士間に対応する位置に、前記撮像領域の略全域にわたって当該転送方向と直交する方向に連続して形成された不純物領域部を備えることを特徴とするものである。

#### 【0008】

上記構成の固体撮像素子において、受光画素部は、光電変換によって入射光に応じた量の信号電荷を蓄積する。また、転送レジスタは、各受光画素部に蓄積された信号電荷を受け取って転送する。ここで、転送レジスタは、撮像領域を構成する転送レジスタであり、例えば複数の受光画素部が二次元行列状に配されたCCD型のものであれば、垂直転送レジスタがこれに該当する。

そして、上記構成の固体撮像素子では、不純物領域部が、転送レジスタの転送方向に沿って隣接する受光画素部同士間に対応する位置に形成されている。不純物領域部は、不純物領域からなるもので、例えば半導体基板がp型またはn型のいずれか一方の型であれば、それとは異なるp型またはn型のいずれか一方の型の不純物によって形成される。また、受光画素部同士間に対応する位置とは、受光画素部同士間の位置、すなわち各受光画素部と略同等の深さでこれら受光画素部の間に挟まれる位置の他に、各受光画素部よりも深く受光画素部同士間には挟まれないが、半導体基板の表層部側から平面的にみると受光画素部同士の間にある位置も含む。

さらに、不純物領域部は、撮像領域の略全域、すなわちその一端（その近傍を含む）から他端（その近傍を含む）までにわたって、転送レジスタの転送方向と直交する方向に連続して形成されている。つまり、例えば転送レジスタが垂直転送レジスタであれば、不純物領域部は、水平方向に連続して形成されている。

したがって、上記構成の固体撮像素子によれば、不純物領域部が連続して形成されているので、受光画素部同士間に十分なポテンシャルバリアを形成することができ、信号の混合を防止し得るようになる。

#### 【0009】

##### 【発明の実施の形態】

以下、図面に基づき本発明に係る固体撮像素子について説明する。ここでは、本発明を n 型半導体基板を用いた CCD 型固体撮像素子に適用した場合を例に挙げて説明する。

#### 【0010】

##### 〔第 1 の実施の形態〕

ここでは、請求項 1 および請求項 2 記載の発明に係る固体撮像素子について説明する。はじめに、固体撮像素子の概略構成について説明する。図 1 は、本発明が適用される固体撮像素子の概略構成例を示す模式図である。図例のように、ここで説明する固体撮像素子は、マトリクス状に二次元配列された複数のフォトセンサ 1 と、その二次元配列の列毎に配設された垂直転送レジスタ 2 と、垂直転送レジスタ 2 に沿って配設されたチャネルストップ 3 とを備えており、これらによって撮像領域 4 が構成されている。このうち、フォトセンサ 1 は、光電変換によって信号電荷を蓄積するためのもので、本発明における受光画素部として機能するものである。垂直転送レジスタ 2 は、各フォトセンサ 1 に蓄積された信号電荷を、二次元配列における垂直方向に転送するものである。チャネルストップ 3 は、各フォトセンサ 1 と垂直転送レジスタ 2 との間を分離するためのものである。

#### 【0011】

このような撮像領域 4 に加えて、固体撮像素子では、その撮像領域 4 の一端に配された水平転送レジスタ 5 と、水平転送レジスタ 5 の最終段に接続された出力部 6 とを備えている。水平転送レジスタ 5 は、各垂直転送レジスタ 2 から信号電荷を受け取って、これを二次元配列の水平方向へ転送するものである。出力部 6 は、フローティングディフュージョンアンプやその他の処理回路等からなるもので、水平転送レジスタ 5 から出力される信号電荷に対して所定の信号処理を行うものである。

## 【0012】

続いて、以上のような平面構造を有する固体撮像素子における断面構造について説明する。図2は、本発明に係る固体撮像素子の第1の実施の形態における要部構成例を示す模式図である。図例のように、固体撮像素子は、n型のシリコン（以下「Si」と記す）基板10上に、n<sup>-</sup>のエピタキシャル層11と、p型ウェル層からなるオーバーフローバリア領域12と、このオーバーフローバリア領域12よりもp型不純物の濃度が低濃度である高抵抗の半導体領域13と、フォトセンサ1や垂直転送レジスタ2等とが、順に積層されてなる画素構造を有している。つまり、上述したフォトセンサ1や垂直転送レジスタ2等は、固体撮像素子を構成する半導体基板の表層部側に形成されている。そして、垂直転送レジスタ2のさらに上方には、その垂直転送レジスタ2に信号電荷の転送を行わせるための転送電極14が形成されている。

## 【0013】

このような断面構造において、オーバーフローバリア領域12は、必ずしもp型ウェル層からなるものでなくても構わない。すなわち、Si基板10における不純物半導体の型を第1導電型とし、オーバーフローバリア領域12における不純物半導体の型を第2導電型とすると、その第2導電型は、第1導電型と異なる型であればよい。したがって、Si基板10がp型の場合には、オーバーフローバリア領域12は、n型ウェル層からなるものとする。また、オーバーフローバリア領域12上に形成される半導体領域13は、必ずしもp型不純物からなるものでなくてもよく、第1導電型若しくは第2導電型または真性のいずれかであれば構わない。

## 【0014】

ところで、ここで説明する固体撮像素子は、半導体領域13内に形成された不純物領域部15を備えている点に大きな特徴がある。不純物領域部15は、オーバーフローバリア領域12と同様に第2導電型の不純物、すなわち例えばp型の不純物領域からなり、好ましくはその不純物濃度がオーバーフローバリア領域12より濃いものとする。そして、図2(a)に示すように、二次元配列の垂直方向に隣接するフォトセンサ1同士の間に対応する位置に配されているとともに、

図 2 (b) に示すように、撮像領域 4 の略全域にわたって二次元配列の水平方向に連続するように形成されている。ここで、フォトセンサ 1 同士間に対応する位置とは、フォトセンサ 1 同士間の位置、すなわち各フォトセンサ 1 と略同等の深さでこれらフォトセンサ 1 の間に挟まれる位置の他に、各フォトセンサ 1 よりも深くフォトセンサ 1 間には挟まれないが、半導体基板の表層部側から平面的にみるとフォトセンサ 1 同士の間にある位置も含む意である。また、撮像領域 4 の略全域とは、その撮像領域 4 の一端（その近傍を含む）から他端（その近傍を含む）までの意である。

#### 【0015】

さらに、不純物領域部 15 は、半導体基板の表層部側からみて、垂直転送レジスタ 2 よりも深い位置に形成されている。これにより、不純物領域部 15 は、垂直転送レジスタ 2 の形成位置を回避して、その下方側で水平方向に連続するようになっている。また、各フォトセンサ 1 同士間の対応位置に形成されているので、半導体基板の表層部側から平面的にみると、不純物領域部 15 は、水平方向に延びるストライプ状に形成されていることになる。

#### 【0016】

このような不純物領域部 15 を形成するためには、例えば p 型不純物であるボロン (B) を、n 型の Si 基板 10 に対してイオン注入すればよい。ただし、このとき、不純物領域部 15 を垂直転送レジスタ 2 よりも深い位置に形成するために、その注入エネルギーは、数百 KeV 以上であるものとする。さらには、不純物領域部 15 を水平方向に連続させるべく、水平方向に延びるストライプ状に対応したパターニングを利用してイオン注入を行うようにする。なお、他の部分の製法については、従来と同様で構わないため、ここではその説明を省略する。

#### 【0017】

以上のように構成された固体撮像素子では、垂直方向に隣接する各フォトセンサ 1 同士間の対応位置に不純物領域部 15 が形成されるとともに、その不純物領域部 15 が撮像領域 4 の略全域にわたって水平方向に連続するように形成されている。つまり、従来のような画素間の一部分のみではなく、その全域にわたってバリア領域としての不純物領域部 15 が形成される。そのために、垂直方向

に隣接する各フォトセンサ 1 同士間に十分なポテンシャルバリアを形成することができ、垂直方向における信号電荷の混合を防止し得るようになる。したがって、本実施形態における固体撮像素子によれば、単位面積あたりの感度向上のためにオーバーフローバリア領域 12 が深い位置に形成された場合であっても、隣接画素間の信号電荷の混合を防止することが可能になるといえる。

#### 【0018】

さらに、本実施形態における固体撮像素子によれば、不純物領域部 15 が垂直転送レジスタ 2 よりも深い位置に形成されているため、垂直転送レジスタ 2 へのポテンシャルの干渉を排除することができる。すなわち、垂直転送レジスタ 2 における転送動作を阻害することなく、各フォトセンサ 1 同士間に十分なポテンシャルバリアを形成して、垂直方向における信号電荷の混合防止が図れるようになる。しかも、p 型不純物を深い位置にイオン注入するだけで形成することができ、しかも転送電極 14 等については従来と同様の構成のものがそのまま利用できるので、構成の複雑化を招いてしまうことがなく非常に容易に実現することが可能である。

#### 【0019】

また、本実施形態における固体撮像素子では、半導体領域 13 内に不純物領域部 15 が形成されているので、オーバーフローバリア領域 12 から半導体基板表面までの間の半導体領域 13 によるホールに対するポテンシャル障壁を緩和して、オーバーフローバリア領域 12 に蓄積されたホールを半導体基板表面に排出することができる。したがって、飽和電荷量の現象が生じたり、シェーディングが起きたりする等の問題が発生してしまうこともない。

#### 【0020】

これらのことから、本実施形態における固体撮像素子は、単位面積あたりの感度を向上させつつ、隣接画素間の信号の混合を防止し、さらにはシェーディング等の問題が生じてしまうこともないので、撮像画質の低下を招くことなく固体撮像素子の小型化に資することができるものであるといえる。

#### 【0021】

なお、本実施形態では、不純物領域部 15 が垂直転送レジスタ 2 よりも深い位

置に形成されている場合を例に挙げて説明したが、例えば不純物領域部 15 が垂直転送レジスタ 2 よりも浅い位置に形成されていても良く、その場合であっても不純物領域部 15 が水平方向に連続していれば、垂直方向における信号電荷の混合を防止し得るようになる。不純物領域部 15 の位置は、垂直転送レジスタ 2 よりも深いことが望ましいが、特にこれに限定されるものではない。

#### 【0022】

##### 〔第 2 の実施の形態〕

次に、請求項 3 記載の発明に係る固体撮像素子について説明する。ただし、ここでは、上述した第 1 の実施の形態との相違点についてのみ説明する。

#### 【0023】

図 3 は、本発明に係る固体撮像素子の第 2 の実施の形態における要部構成例を示す模式図である。図例のように、ここで説明する固体撮像素子は、不純物領域部 15 が、半導体基板の深さ方向に複数段形成されたものである。

#### 【0024】

このような不純物領域部 15 を形成するためには、Si 基板 10 に対する p 型不純物のイオン注入を、それぞれ注入エネルギーを適宜変更させて、形成する段数の分だけ複数回に分けて行うようにすればよい。

#### 【0025】

以上のように構成された固体撮像素子では、水平方向に連続する不純物領域部 15 が複数段形成されているため、垂直方向に隣接する各フォトセンサ 1 同士間に、第 1 の実施の形態の場合よりもさらに十分なポテンシャルバリアを形成することができる。したがって、第 1 の実施の形態の場合よりもさらに効果的に隣接画素間の信号電荷の混合を防止することが可能になる。

#### 【0026】

##### 〔第 3 の実施の形態〕

次に、請求項 4 記載の発明に係る固体撮像素子について説明する。ただし、ここでも、上述した第 1 または第 2 の実施の形態との相違点についてのみ説明する。

#### 【0027】

図4は、本発明に係る固体撮像素子の第3の実施の形態における要部構成例を示す模式図である。図例のように、ここで説明する固体撮像素子は、不純物領域部15とは別に、垂直方向に隣接する各フォトセンサ1同士間で、かつ、半導体基板の表面近傍に、チャンネルストップ領域部16が形成されたものである。チャンネルストップ領域部16は、オーバーフローバリア領域12または不純物領域部15と同様に第2導電型の不純物、すなわち例えばp型の不純物領域からなるものである。なお、チャンネルストップ領域部16の不純物濃度は、不純物領域部15よりも高いことが望ましいが、それに限定されるものではない。

#### 【0028】

以上のように構成された固体撮像素子では、半導体基板の表面近傍にチャンネルストップ領域部16が形成され、これによりポテンシャルが0Vに近い領域が広がることになる。したがって、オーバーフローバリア領域12に蓄積されたホールの半導体基板表面への排出を第1の実施の形態の場合よりもさらに効果的に行えるようになり、隣接画素間の信号電荷の混合防止に寄与するようになる。

#### 【0029】

##### 〔第4の実施の形態〕

次に、請求項5記載の発明に係る固体撮像素子について説明する。ただし、ここでも、上述した第1～第3の実施の形態との相違点についてのみ説明する。

#### 【0030】

図5は、本発明に係る固体撮像素子の第4の実施の形態における要部構成例を示す模式図である。図例のように、ここで説明する固体撮像素子では、半導体基板の深層部側、すなわちフォトセンサ1および垂直転送レジスタ2よりも深層部側に形成されたオーバーフローバリア領域12の深さ方向における界面、具体的には半導体領域13との界面が凹凸状に形成され、その凹凸状の凸部分がフォトセンサ1同士間に対応する位置に配されている。すなわち、オーバーフローバリア領域12は、各フォトセンサ1の下層領域では深く、その周囲の領域では浅く形成されている。なお、ここでいう深さ方向とは、固体撮像素子の表面から離れる方向のことである。ここでいう凹凸状とは、平坦でない状態のことであり、角張った凹凸が形成されている状態の他に、角がなだらかな場合をも含む。

## 【0031】

このような凹凸状のオーバーフローバリア領域12を形成するためには、例えば各フォトセンサ1を包囲する環状のフォトレジストパターンを設け、これによりオーバーフローバリア領域12を形成する際に注入されるSi<sup>+</sup>イオンの飛程を調節すればよい。Si<sup>+</sup>イオンの飛程の調節は、フォトレジストの膜厚を調節して行う。

## 【0032】

以上のように構成された固体撮像素子では、凹凸状のオーバーフローバリア領域12を備えるとともに、凹凸状の凸部分がフォトセンサ1同士間に対応する位置に配されているので、その凸部分が信号電荷の移動を防止する横方向バリアとして機能することになる。したがって、水平方向に連続する不純物領域部15とともに各フォトセンサ1同士間にて十分なポテンシャルバリアを形成することになり、第1の実施の形態の場合よりもさらに有効に隣接画素間の信号電荷の混合を防止することが可能になる。また、半導体基板の深層部側での信号電荷の移動を防止するため、その深層部を経由して発生するスミアを有効に防止でき、結果として画質向上を図ることができる。

## 【0033】

## 〔第5の実施の形態〕

次に、請求項6記載の発明に係る固体撮像素子について説明する。ただし、ここでも、上述した第1～第4の実施の形態との相違点についてのみ説明する。

## 【0034】

図6は、本発明に係る固体撮像素子の第5の実施の形態における要部構成例を示す模式図である。図例のように、ここで説明する固体撮像素子は、不純物領域部15に加えて、垂直方向に隣接する各フォトセンサ1同士間で、かつ、半導体基板の表層部側からみて不純物領域部15よりも浅い位置に、第1のバリア領域部17が形成されたものである。第1のバリア領域部17は、不純物領域部15と同様に第2導電型の不純物、すなわち例えばp型の不純物領域からなるものである。また、その不純物濃度も、不純物領域部15と同等であってもよい。ただし、第1のバリア領域部17は、不純物領域部15のように水平方向に連続す

るものではなく、フォトセンサ1同士間の一部分のみに島状に形成されている。すなわち、第1のバリア領域部17は、数十KeV程度の比較的低エネルギーで形成されたものである。

#### 【0035】

以上のように構成された固体撮像素子では、水平方向に連続する不純物領域部15によって隣接画素間の信号電荷の混合を防止できるのに加えて、島状に点在する第1のバリア領域部17も設けられていることから、第1の実施の形態の場合よりもさらに一層隣接画素間のバリアを大きくして信号電荷の混合が生じ難くすることができる。したがって、特に感度向上のためにオーバーフローバリア領域12が深く形成された場合に有効なものとなる。さらには、隣接画素間の表面付近のP型不純物濃度が薄く、不都合が生じる場合にも、非常に有効であるといえる。しかも、第1のバリア領域部17の存在によって、オーバーフローバリア領域12が深く形成された場合であっても、そのオーバーフローバリア領域12に蓄積されたホールの半導体基板表面への排出を第1の実施の形態の場合よりもさらに一層効果的に、かつ、容易に行うことができるようになる。

#### 【0036】

##### 〔第6の実施の形態〕

次に、請求項7および請求項8記載の発明に係る固体撮像素子について説明する。ただし、ここでも、上述した第1～第5の実施の形態との相違点についてのみ説明する。

#### 【0037】

図7は、本発明に係る固体撮像素子の第6の実施の形態における要部構成例を示す模式図である。図例のように、ここで説明する固体撮像素子は、不純物領域部15に加えて、垂直転送レジスタ2の下方側にて、その垂直転送レジスタ2に沿うように、垂直方向に連続する第2のバリア領域部18が形成されたものである。第2のバリア領域部18は、不純物領域部15と同様に第2導電型の不純物、すなわち例えばp型の不純物領域からなるものである。

#### 【0038】

また、第2のバリア領域部18は、不純物領域部15と同一の深さに形成され

たものであっても、あるいは不純物領域部 15 と異なる深さに形成されたものであってもよい。ただし、不純物領域部 15 と同一の深さに形成されたものであれば、その不純物領域部 15 および第 2 のバリア領域部 18 は、例えば p 型不純物をイオン注入する際のパターンニングをストライプ状から格子状に変更することによって、一度のイオン注入によって形成することが可能となる。

#### 【0039】

以上のように構成された固体撮像素子では、不純物領域部 15 に加えて第 2 のバリア領域部 18 が形成されていることから、これらによってフォトセンサ 1 の部分が囲まれる。したがって、垂直方向における隣接画素間の信号電荷の混合を防止できるだけではなく、水平方向および斜め方向についても信号電荷の混合を防止することができる。

#### 【0040】

また、不純物領域部 15 に加えて第 2 のバリア領域部 18 を形成した場合には、上述した第 4 の実施の形態で説明したように、オーバーフローバリア領域 12 を凹凸状に形成するとともに、その凹凸状の凸部分をフォトセンサ 1 同士間に対応する位置に配することも考えられる（図 5 参照）。このとき、本実施形態における固体撮像素子では、不純物領域部 15 および第 2 のバリア領域部 18 によって不純物領域が格子状に配されていることから、オーバーフローバリア領域 12 における凸部分も、不純物領域部 15 および第 2 のバリア領域部 18 に対応して格子状に配置することが考えられる。このようにすれば、半導体基板の深層部側での垂直および水平の両方向の信号電荷の移動を防止できるため、その深層部を経由して発生するスミアを有効に防止でき、結果として画質向上を図ることができる。ただし、オーバーフローバリア領域 12 における凸部分は、格子状ではなくストライプ状に配置しても良いことは勿論である。

#### 【0041】

なお、上述した第 1 ～ 第 6 の実施の形態は、本発明を実現した一具体例に過ぎず、本発明がこれに限定されないことはいうまでもない。例えば、上述の各実施形態では、フォトセンサ 1 がマトリクス状に二次元配列されており、不純物領域部 15 が複数画素分にわたって水平方向に連続する場合を例に挙げたが、ライン

型のCCDセンサに本発明を適用する場合であれば、一列のフォトセンサとこれに沿う転送レジスタによって撮像領域が構成されるので、バリア領域部は、その転送レジスタによる転送方向と直交する方向に、撮像領域の略全域にわたって連続していればよい。

#### 【0042】

また、上述した第1～第6の実施の形態では、本発明をn型半導体基板を用いたCCD型固体撮像素子に適用した場合を例に挙げて説明したが、本発明は、例えばCMOS (Complementary Metal Oxide Semiconductor) イメージセンサのような他の固体撮像素子であっても、同様に適用することが考えられる。

#### 【0043】

##### 【発明の効果】

以上に説明したように、本発明の請求項1に係る固体撮像素子は、受光画素部同士間に対応する位置にて撮像領域の略全域にわたって連続して形成された不純物領域部を備えているため、受光画素部同士間に十分なポテンシャルバリアを形成することができる。したがって、単位面積あたりの感度向上のためにオーバーフローバリアが深い位置に形成された場合であっても、隣接画素間の信号の混合を防止することが可能となり、またオーバーフローバリアに蓄積されたホールを素子表面側へ排出することもでき、結果として撮像画質の向上を図ることができる。さらには、これらのことから、固体撮像素子の小型化に資することができるという効果を奏する。

#### 【0044】

また、本発明の請求項2に係る固体撮像素子によれば、不純物領域部が半導体基板の表層部側からみて転送レジスタよりも深い位置に形成されているため、転送レジスタにおける転送動作を阻害することなく、受光画素部同士間に十分なポテンシャルバリアを形成して、隣接画素間の信号電荷の混合防止が図れるようになり、またオーバーフローバリアに蓄積されたホールを素子表面側へ排出することもでき、結果として撮像画質の向上を図ることができる。

#### 【0045】

また、本発明の請求項3に係る固体撮像素子によれば、半導体基板の深さ方向

に不純物領域部が複数段形成されているため、受光画素部同士間に十分なポテンシャルバリアを形成して、隣接画素間の信号電荷の混合防止が図れるようになり、またオーバーフローバリアに蓄積されたホールを素子表面側へ排出することもでき、結果として撮像画質の向上を図ることができる。

#### 【0046】

また、本発明の請求項4に係る固体撮像素子によれば、不純物領域部とは別に、転送レジスタの転送方向に沿って隣接する受光画素部同士の間で、かつ、半導体基板の表面近傍にチャンネルストップ領域部が形成されているため、これによりポテンシャルが0Vに近い領域が広がることになり、隣接画素間の信号電荷の混合防止が図れ、またオーバーフローバリアに蓄積されたホールを素子表面側へ排出することもでき、結果として撮像画質の向上を図ることができる。

#### 【0047】

また、本発明の請求項5に係る固体撮像素子によれば、凹凸状のオーバーフローバリアを備えるとともに、凹凸状の凸部分が受光画素部同士間に対応する位置に配されているので、その凸部分が信号電荷の移動を防止する横方向バリアとして機能することになり、例えば垂直方向のみならず水平方向に隣接する受光画素部間における信号電荷の混合防止が図れ、またオーバーフローバリアに蓄積されたホールを素子表面側へ排出することもでき、結果として撮像画質の向上を図ることができる。

#### 【0048】

また、本発明の請求項6に係る固体撮像素子によれば、不純物領域部に加えて、転送レジスタの転送方向に沿って隣接する受光画素部同士の間で、かつ、半導体基板の表層部側からみて不純物領域部よりも浅い位置に第1のバリア領域部が形成されているので、受光画素部同士間に十分なポテンシャルバリアを形成して、隣接画素間における信号電荷の混合防止が図れ、またオーバーフローバリアに蓄積されたホールを素子表面側へ排出することもでき、結果として撮像画質の向上を図ることができる。

#### 【0049】

また、本発明の請求項7に係る固体撮像素子によれば、不純物領域部に加えて

、転送レジスタに沿うように形成された第2のバリア領域部を備えているので、転送レジスタに沿ってポテンシャルバリアが形成されることになり、例えば垂直方向のみならず水平方向に隣接する受光画素部間における信号電荷の混合防止が図れ、またオーバーフローバリアに蓄積されたホールを素子表面側へ排出することもでき、結果として撮像画質の向上を図ることができる。

#### 【0050】

また、本発明の請求項8に係る固体撮像素子によれば、転送レジスタに沿うように形成された第2のバリア領域部に加えて、凹凸状のオーバーフローバリアを備え、しかも凹凸状の凸部分が受光画素部同士間に対応する位置に配されているので、例えば垂直方向のみならず水平方向に隣接する受光画素部間にも十分なポテンシャルバリアが形成される。すなわち、例えば垂直方向のみならず水平方向に隣接する受光画素部間における信号電荷の混合防止が図れ、またオーバーフローバリアに蓄積されたホールを素子表面側へ排出することもでき、結果として撮像画質の向上を図ることができる。

#### 【図面の簡単な説明】

##### 【図1】

本発明が適用される固体撮像素子の概略構成例を示す模式図である。

##### 【図2】

本発明に係る固体撮像素子の第1の実施の形態における要部構成例を示す模式図であり、(a)はその平面図、(b)はA-A断面図である。

##### 【図3】

本発明に係る固体撮像素子の第2の実施の形態における要部構成例を示す模式図であり、(a)はその平面図、(b)はB-B断面図である。

##### 【図4】

本発明に係る固体撮像素子の第3の実施の形態における要部構成例を示す模式図であり、図2中におけるC-C断面を示す図である。

##### 【図5】

本発明に係る固体撮像素子の第4の実施の形態における要部構成例を示す模式図であり、図2中におけるD-D断面を示す図である。

## 【図 6】

本発明に係る固体撮像素子の第 5 の実施の形態における要部構成例を示す模式図であり、(a) はその平面図、(b) は E-E 断面図である。

## 【図 7】

本発明に係る固体撮像素子の第 6 の実施の形態における要部構成例を示す模式図であり、(a) はその平面図、(b) は F-F 断面図、(c) は G-G 断面図である。

## 【図 8】

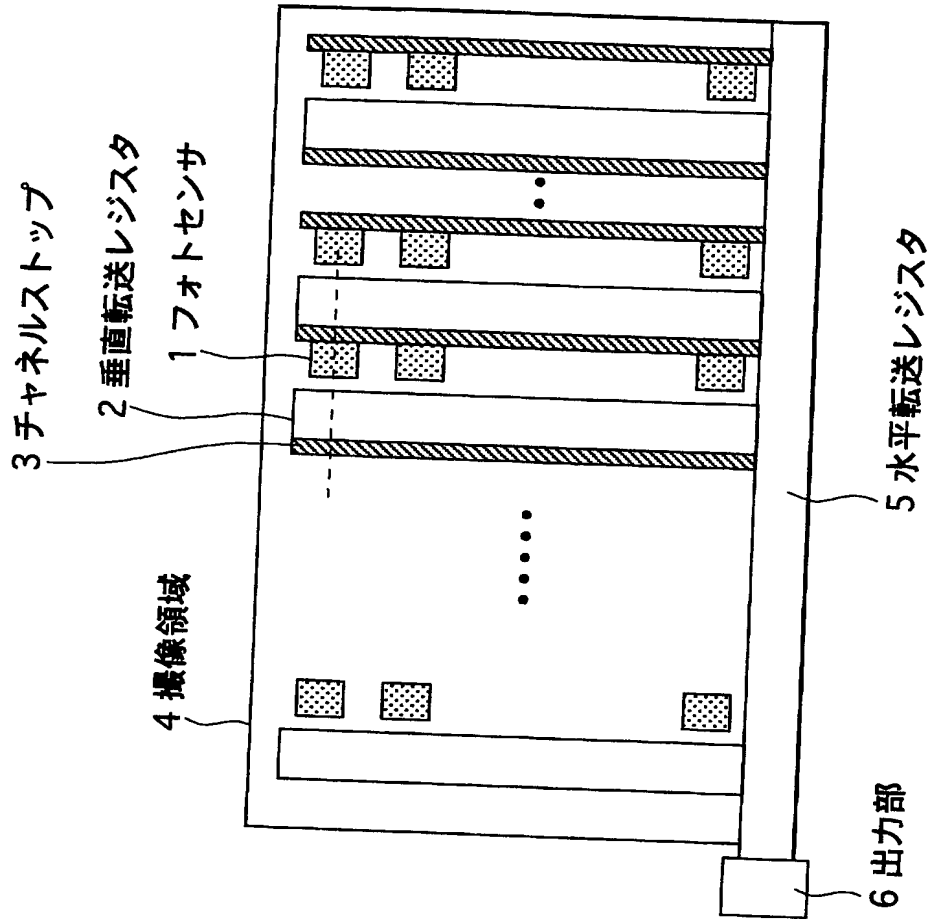
従来における固体撮像素子の要部構成例を示す模式図であり、(a) はその平面図、(b) は H-H 断面図である。

## 【符号の説明】

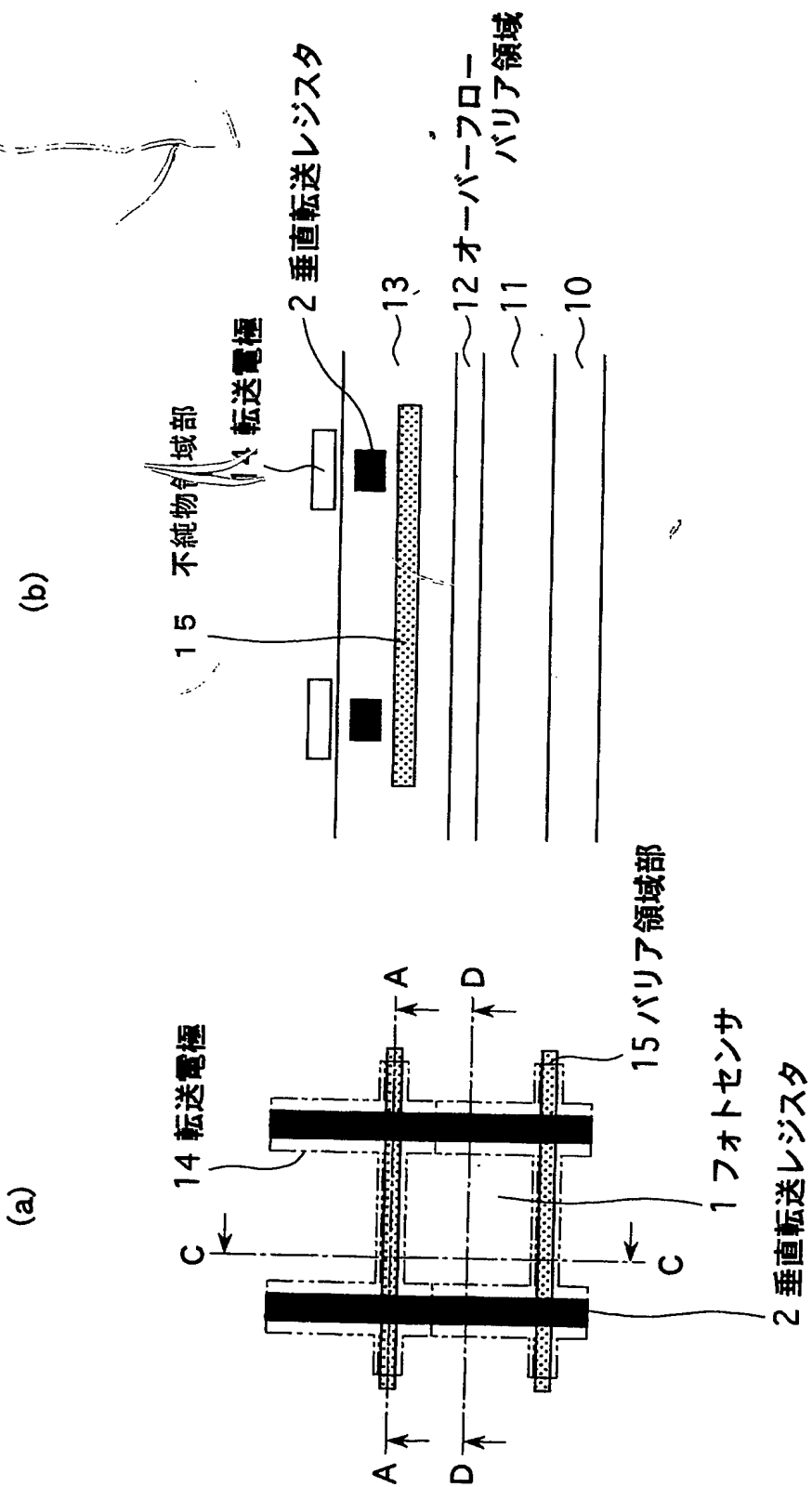
1…フォトセンサ、2…垂直転送レジスタ、3…チャネルストップ、4…撮像領域、5…水平転送レジスタ、6…出力部、10…Si 基板、11…エピタキシャル層、12…オーバーフローバリア領域、13…半導体領域、14…転送電極、15…バリア領域部、16…チャネルストップ領域部、17…第 2 のバリア領域部、18…第 3 のバリア領域部

【書類名】 図面

【図 1】

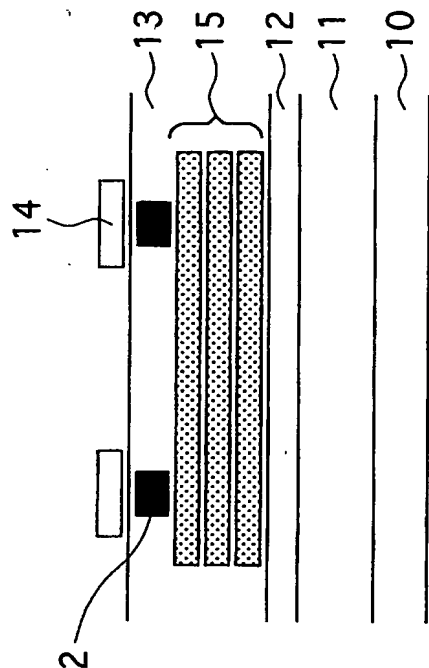


【図 2】

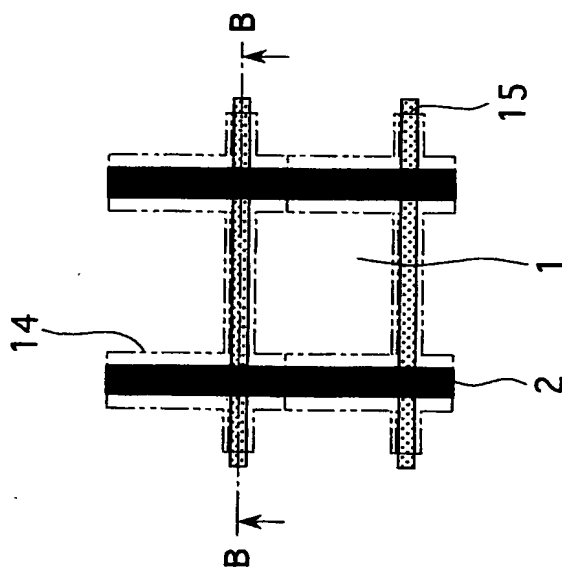


【図 3】

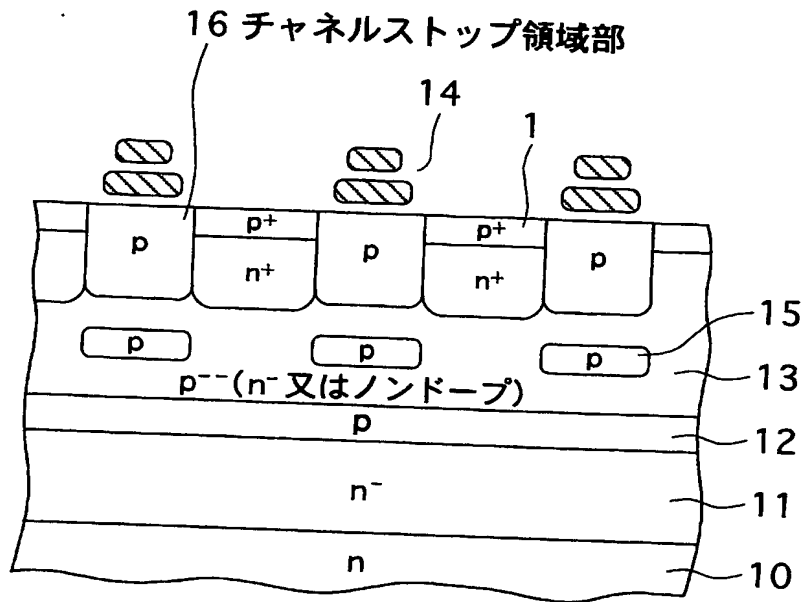
(b)



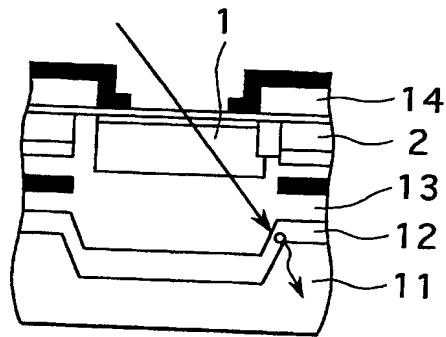
(a)



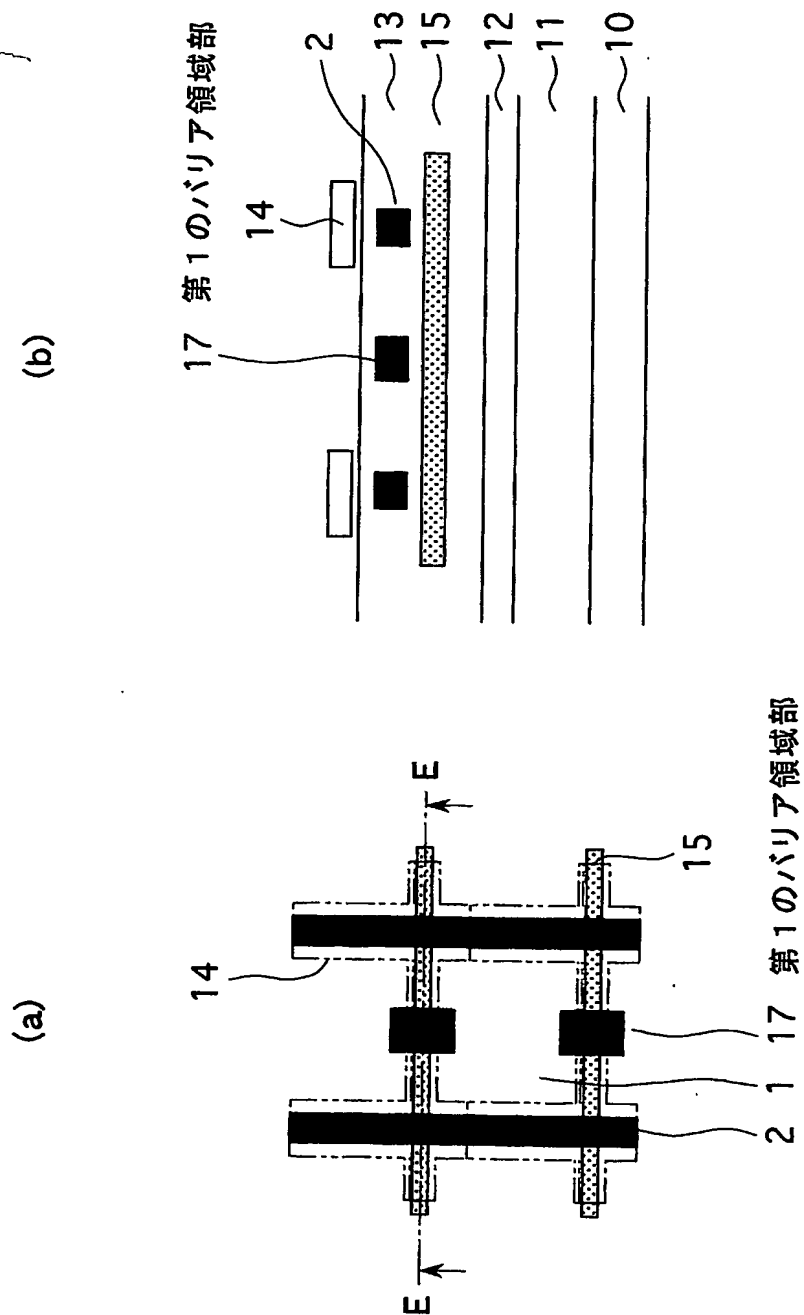
【図 4】



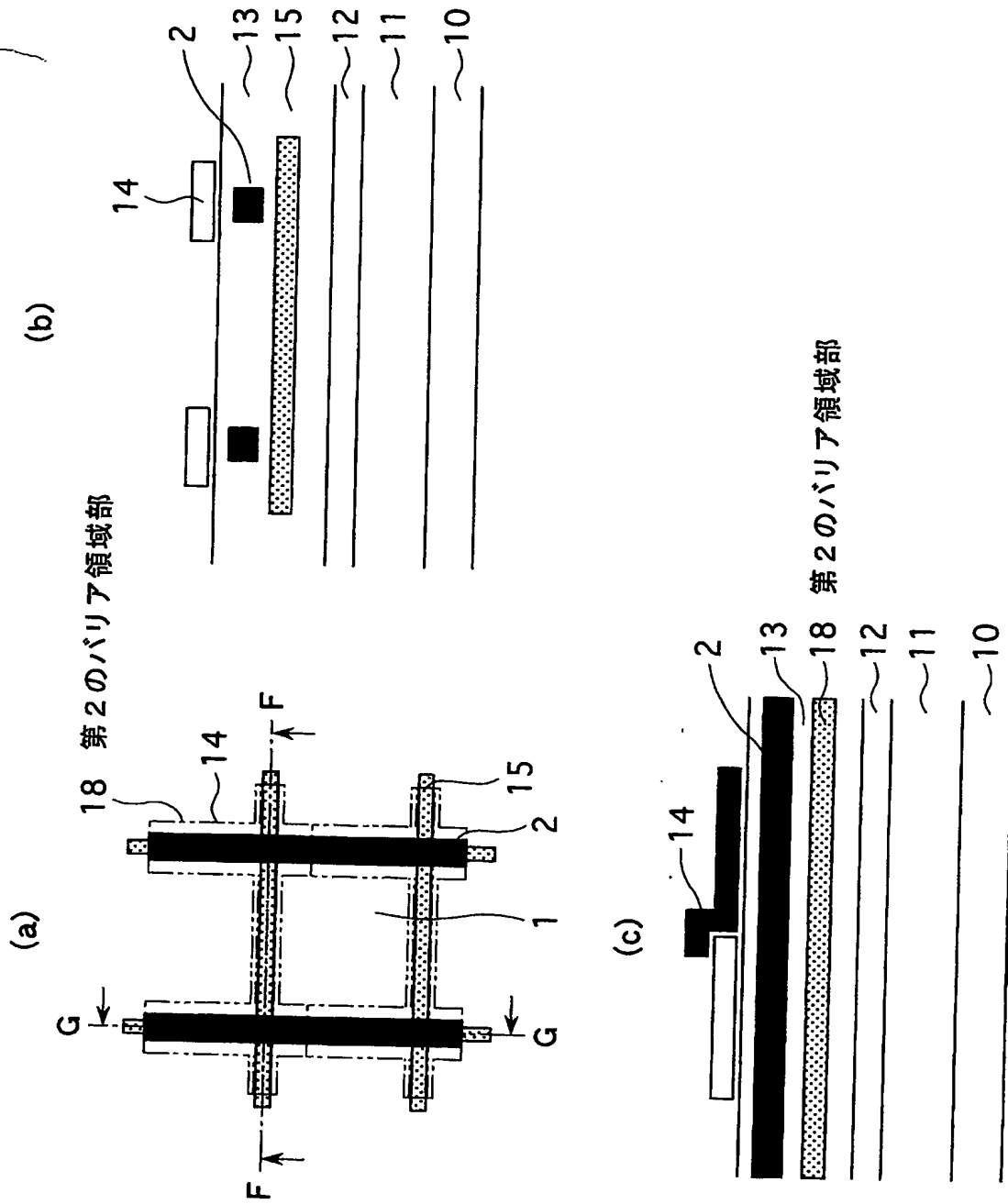
【図 5】



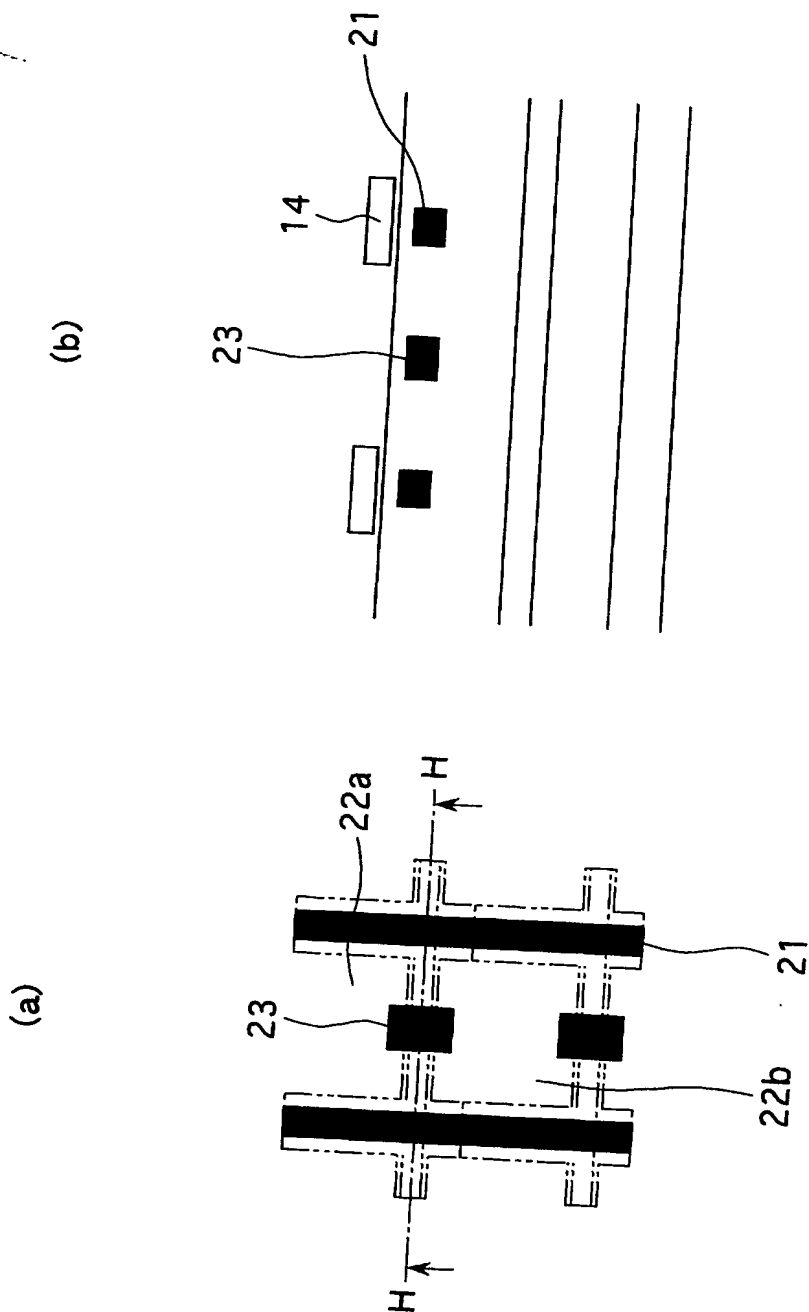
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 単位面積あたりの感度向上のためにオーバーフローバリアが深い位置に形成された場合であっても、隣接画素間の信号の混合を防止すること。

【解決手段】 複数の受光画素部 1 と、各受光画素部 1 に蓄積された信号電荷を一方向に転送する転送レジスタ 2 とからなる撮像領域が、半導体基板の表層部側に形成された固体撮像素子において、前記転送レジスタ 2 の転送方向に沿って隣接する受光画素部 1 同士間に対応する位置に、前記撮像領域の全域にわたって当該転送方向と直交する方向に連続する不純物領域であるバリア領域 1 5 を形成し、これにより十分なポテンシャルバリアを形成して信号の混合を防止する。

【選択図】 図 2

特願 2 0 0 2 - 3 6 3 2 6 1

ページ： 1/E

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 2 1 8 5 ]

1. 変更年月日

[変更理由]

住 所  
氏 名

1 9 9 0 年 8 月 3 0 日

新規登録

東京都品川区北品川 6 丁目 7 番 3 5 号  
ソニー株式会社